

BAB I

PENDAHULUAN

1.1 Latar Belakang Penelitian

Dalam beberapa tahun terakhir, terjadi pertumbuhan pesat dalam sistem dan teknologi digital secara luas, yang membawa berbagai tantangan dan kebutuhan baru dalam pengembangan teknologi (Irtysheva dkk., 2021; Nicholson dkk., 2021). Solusi yang umum diadopsi adalah *Application-Specific Integrated Circuit* (ASIC), yaitu *chip* yang dirancang khusus untuk menjalankan satu fungsi tetap. ASIC menawarkan efisiensi luar biasa dalam hal kecepatan dan konsumsi daya, serta banyak digunakan dalam produksi massal perangkat elektronik konsumen karena ukurannya yang kecil dan performa yang tinggi (Xu, 2024).

Namun, meskipun unggul dari sisi efisiensi, pengembangan ASIC membutuhkan biaya awal yang sangat tinggi dan waktu produksi yang panjang. Hal ini menjadi penghambat dalam pengembangan produk baru, hingga *prototyping*. Untuk menjawab tantangan ini, lahirlah *Field-Programmable Gate Array* (FPGA), yaitu *chip* logika yang dapat dikonfigurasi ulang secara fleksibel setelah diproduksi (Xu, 2024). FPGA memberikan kebebasan bagi pengembang untuk merancang logika digital tanpa harus mencetak *chip* baru.

Dengan kata lain, ASIC dan FPGA tidak saling menggantikan, tetapi saling melengkapi. ASIC cocok untuk produksi massal dengan kebutuhan tetap, sementara FPGA unggul dalam fleksibilitas dan pengembangan sistem yang terus berubah. FPGA tidak seperti prosesor konvensional yang umumnya dibangun berdasarkan arsitektur Von Neumann atau Harvard, dua pendekatan utama yang membedakan jalur instruksi dan data. Secara umum, banyak desain sistem berbasis FPGA mengadopsi pola arsitektur Von Neumann, terutama pada implementasi *soft-core processor* seperti Nios II. Namun, karena sifat FPGA yang fleksibel, ia dapat dirancang untuk meniru keduanya, atau bahkan mengembangkan logika khusus yang tidak dibatasi oleh arsitektur tradisional.

Kelebihan FPGA dimanfaatkan dalam berbagai industri, salah satunya industri medis. Dibandingkan dengan *Application-Specific Integrated Circuits* (ASICs), FPGA menghindari biaya NRE (*Non-Recurring Engineering*) atau biaya

awal yang tinggi, menawarkan proses desain bebas risiko dengan kemampuan untuk memprogram ulang dalam perbaikan atau perbaruan dengan standar yang terus berkembang. Dengan kata lain, FPGA mendukung siklus hidup produk yang panjang, melindungi dari keusangan dan memungkinkan peningkatan sesuai kebutuhan (Intel, n.d.).

Namun, di balik potensi industri yang besar, pendekatan edukatif dan eksperimental juga dibutuhkan dalam memahami prinsip kerja FPGA. Pong adalah salah satu *video game* ikonik tertua, sekaligus salah satu konsep yang ideal untuk studi kasus dalam implementasi logika pada FPGA. Menariknya, permainan ini bahkan pernah dimodelkan untuk komputer kuantum oleh Panigrahi dkk. (2020), menunjukkan fleksibilitas konsepnya di berbagai platform. Dalam konteks FPGA, Pong memberikan ruang eksplorasi dalam memahami implementasi desain logika dalam kontrol objek berupa *paddle*, bola, dan skor, serta pengolahan *output* sinyal video. Oleh karena itu, pengembangan permainan *Multiplayer* Pong berbasis FPGA menjadi salah satu langkah awal yang tepat untuk mengeksplorasi cara kerja dan pengaplikasian desain logika dalam FPGA. Penelitian ini dirancang sebagai sarana eksplorasi dan demonstrasi teknis dalam konteks FPGA.

FPGA dapat dianalogikan sebagai kolam berisi blok-blok logika yang dapat dirangkai sesuai kebutuhan. Tidak seperti prosesor konvensional yang memproses instruksi secara sekuensial, logika dalam FPGA dapat disusun agar berjalan secara paralel. Blok logika dapat bekerja secara mandiri tanpa harus menunggu proses dari blok lain, sehingga banyak perhitungan bisa dijalankan bersamaan. Studi oleh Kardian dkk. (2017) menunjukkan efektivitas ini dalam menghitung rata-rata dan varian secara *real-time*. Dalam aplikasi permainan Pong, kemampuan ini penting dalam memastikan kelancaran saat menangani pergerakan objek secara bersamaan.

Dengan memanfaatkan FPGA Cyclone IV EP4CE6F17C8N pada *board* Daxigua Logic3, penelitian ini menggambarkan kinerja dan bagaimana desain berbasis FPGA dapat diimplementasikan. Harapannya, studi ini bisa memperluas wawasan di tingkat akademik terkait pemanfaatan FPGA dalam penelitian sistem digital, khususnya penelitian yang membutuhkan respons cepat. Sekaligus

membuka jalan untuk pengembangan teknologi yang lebih inovatif dalam penggunaan FPGA.

1.2 Rumusan Masalah Penelitian

Rumusan masalah dalam penelitian ini.

1. Bagaimana permainan Pong dapat diimplementasikan pada FPGA Cyclone IV?
2. Bagaimana kinerja penggunaan sumber daya dan konsumsi daya pada FPGA Cyclone IV untuk implementasi permainan Pong?

1.3 Tujuan Penelitian

Dari rumusan masalah yang telah ditetapkan, berikut adalah tujuan dari penelitian.

1. Mengimplementasikan permainan Pong pada FPGA Cyclone IV dengan fokus pada pengolahan logika permainan dan sinyal VGA.
2. Menganalisis kinerja penggunaan sumber daya dan konsumsi daya FPGA Cyclone IV dalam implementasi permainan Pong.

1.4 Batasan Masalah

Terdapat beberapa batasan masalah yang telah ditetapkan.

1. Analisis performa dalam penelitian ini terbatas pada kinerja penggunaan sumber daya logika dan konsumsi daya *board* FPGA. Oleh karena itu, penelitian ini tidak mencakup pengukuran performa berbasis perangkat lunak (seperti perbandingan dengan emulator atau sistem berbasis *microcontroller*) maupun aspek performa lain seperti kecepatan *frame rate*.
2. Penelitian ini hanya berfokus pada implementasi permainan Pong berbasis logika perangkat keras menggunakan FPGA Cyclone IV EP4CE6F17C8N pada *board* Daxigua Logic³. Implementasi pada platform FPGA lain tidak menjadi cakupan penelitian ini.
3. Implementasi grafis dalam penelitian ini terbatas pada penggunaan sinyal VGA dengan resolusi 640x480 *pixel*. Penelitian tidak mencakup pengembangan grafis untuk resolusi yang lebih tinggi atau format tampilan lain.
4. Sistem ini dirancang untuk aplikasi dua pemain dengan kontrol manual, tanpa fitur otomatisasi atau *artificial intelligence* untuk lawan.

5. Pengujian konsumsi daya dilakukan secara internal menggunakan alat ukur sederhana menggunakan fitur *Power analyzer* dalam perangkat lunak Quartus Prime, tanpa analisis mendalam terkait efisiensi energi dalam kondisi operasional yang kompleks.

1.5 Manfaat Penelitian

Pengembangan sistem ini diharapkan dapat menjadi rekomendasi untuk penelitian sistem digital menggunakan FPGA, terutama untuk sistem yang menuntut penggunaan sumber daya dan konsumsi daya yang optimal. Pendekatan ini tidak terbatas pada pengembangan permainan berbasis FPGA, melainkan juga potensi untuk diadaptasi menjadi IC (*Integrated Circuit*), yang dapat diimplementasikan langsung pada perangkat keras seperti *breadboard* atau PCB.

Penelitian ini diharapkan dapat memberikan kontribusi bagi lingkungan akademik sebagai referensi awal dalam memanfaatkan FPGA untuk pengembangan aplikasi serupa. Dengan menunjukkan kinerja penggunaan sumber daya logika dan konsumsi daya studi ini dapat menjadi landasan bagi pengembangan lebih lanjut serta mendorong inovasi pada penelitian berbasis FPGA lainnya.

1.6 Struktur Organisasi Skripsi

Skripsi ini disusun dalam lima bab utama yang masing-masing memiliki fokus dan tujuan tertentu.

Bab I Pendahuluan membahas dasar penelitian, meliputi latar belakang, rumusan masalah, tujuan, manfaat penelitian serta batasan lingkup penelitian.

Bab II Kajian Pustaka membahas teori-teori dan literatur pendukung, mencakup permainan Pong, FPGA, Altera Cyclone IV, VGA, bahasa pemrograman VHDL, hingga ModelSim.

Bab III Metode Penelitian menguraikan metode Design and Development Research (DDR) yang digunakan, meliputi analisis kebutuhan, perancangan logika dan tampilan permainan Pong, struktur sistem, diagram wiring, proses implementasi pada board FPGA, hingga prosedur pengujian untuk menganalisis kinerja sumber daya, dan konsumsi daya.

Bab IV Hasil dan Pembahasan memaparkan hasil implementasi permainan Pong pada FPGA Cyclone IV, meliputi pengujian melalui Modelsim, pengujian alat secara langsung, analisis kinerja sumber daya logika (*resource utilization*), serta konsumsi daya (*power consumption*).

Bab V Kesimpulan dan Saran merangkum hasil penelitian dan memberikan rekomendasi untuk penelitian lebih lanjut, seperti fitur tambahan yang dapat diimplementasikan di FPGA.